

Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4) Typstandard: TGL 43014

Bezeichnung der Anschlüsse

Dencie in an P	der imperiuppe		
PCP	Ausgang Phasenimpuls	$U_{\mathrm{DD}}$	Betriebsspannung
PCP1	Ausgang Phasenkomparator 1	IZ	Z-Diode
IC	Komparatoreingang der Pha-	IS	Signaleingang Phasenkom-
	senkomparatoren		paratoren
OV	Ausgang spannungsgesteuerter	PCP2	Ausgang Phasenkomparator 2
	Oszillator	RX1,RX2	Widerstandsanschlüsse
$\overline{ m VE}$	Oszillatorfreigabe	DEM	Ausgang Demodulator
CX1,CX2	Kapazitätsanschlüsse	IV	Eingang spannungsgesteuerter
$U_{SS}$	Bezugspotential		Oszillator

Der Schaltkreis V 4046 D beinhaltet einen spannungsgesteuerten Oszillator (VCO) und? verschiedene Phasenkomparatoren, die einen gemeinsamen Eingangsverstärker und einen gemeinsamen Komparatoreingang haben. In Verbindung mit der einfachen externen Beschaltung wird der Aufbau von PLL-Schaltungen ermöglicht. Die einzelnen Schaltungskomplexe sind aber auch getrennt anwendbar. Zur Stabilisierung der externen Spannungsversorgung ist eine Z-Diode integriert.

### Externe Beschaltung

		min.	max.	Einheit
RX1		5	1.103	kOhm
RX 2		5	$1 \cdot 10^3$	kOhm
CX1	$\rm U_{ m DD}$ $\geq$ 3 V	100		pF
	$U_{\mathrm{DD}}^{-}$ $\geq$ 10 V	50		рF
R <sub>DEM</sub>		1.103		kOhm

# vCO-Teil

Der spannungsgesteuerte Oszillator (VCO) benötigt für seinen Betrieb eine externe Kapazität CX1 und einen oder zwei externe Widerstände RX1, RX2. Mit RX1 und CX1 wird der Frequenzbereich des VCO festgelegt, RX2 dient zur Erzeugung eines Frequenzoffsets. Wird dieser nicht benötigt, so bleibt der Anschluß RX2 offen. Der VCO kann entweder direkt oder über einen Frequenzteiler an den Komparatoreingang IC angeschlossen werden. Der am VCC-Ausgang OV verfügbare typische CMOS-Pegelhub erlaubt den Anschluß von Typen der CMOS-Baureihen. Über den Eingang IV wird der VCO in seinem Frequenzbereich gesteuert.

Das Tastverhältnis des Ausgangssignals beträgt 0,5. Der hohe Eingangswiderstand am Eingang IV vereinfacht den Entwurf der Tiefpaßfilter, da dann hohe Kapazitäts-zu-Widerstandsverhältnisse erlaubt sind. Die VCO-Eingangsspannung kann über einen Sourcefolger am Anschluß DEM ausgekoppelt werden. Wird dieser Anschluß benutzt, so ist er mit ei- $_{
m nem}$  Widerstand  $m R_{
m DEM}$  gegen Masse abzuschließen. Mit einem L-Pegel am Eingang  $m \overline{VE}$ werden der VCO und der Sourcefolger aktiviert. Ein H-Pegel an diesem Eingang schaltet den VCO ab und minimiert dadurch den Leistungsbedarf des V 4046 D.

### Phasenkomparatoren

Beide Phasenkomparatoren haben einen gemeinsamen Signaleingang IS und einen gemeinsamen Komparatoreingang IC. Eine direkte Kopplung am Signaleingang kann nur bei CMOS-Pegel-Ansteuerung vorgenommen werden. Unterschreitet das Eingangssignal die CMOS-Pegelwerte, so ist das Signal an IS einzukoppeln. Zu diesem Zweck ist der Signaleingang mit einem Verstärker und automatischer Gatevorspannungserzeugung ausgerüstet. Phasenkomparator 1 ist eine EX-OR-Schaltung, sie arbeitet analog zu einem übergesteuerten Brückenmischer. Um den Fangbereich maximal zu halten, müssen Signaleingangsund Komparatorfrequenz ein Tastverhältnis von 0,5 haben. Ohne Eingangssignal hat der Phasenkomparator 1 eine Ausgangsspannung von  $U_{\mathrm{DD}}/2$ .

Phasenkomparator 2 ist eine digitale, flankengesteuerte Speicherschaltung. Sie besteht aus 4 Flip-Flop, einer Steuerschaltung sowie einer Ausgabeschaltung mit Tristate-Charakteristik. Der Phasenkomparator arbeitet nur bei L/H-Flanken an Signal- und Komparatoreingängen. Das Tastverhältnis der Komparator- und Signaleingänge ist unkritisch. Ist die Signaleingangsfrequenz höher als die Komparatorfrequenz, so wird der p-Kanal-Transistor des Ausgangs PCP2 die meiste Zeit im ELN-Zustand gehalten und für die restliche Zeit zusammen mit dem n-Kanal-Transistor im AUS-Zustand, PCP2 befindet sich dann im hochohmigen Zustand. Im anderen Fall, wenn die Signaleingangsfrequenz kleiner ist, ist der n-Kanal-Transistor öfter eingeschaltet und der p-Kanal-Transistor befindet sich im AUS-Zustand.

## CMOS-Schaltkreise Logikbaureihe Vxxx

Die CMOS-Schaltkreise der Logikbaureihe V 4000 sind in gepufferter Schaltungstechnik ausgeführt (außer V 4007 D) und entsprechen in ihren statischen elektrischen Parametern der JEDEC-Standard-B-Serien-Spezifikation. Im Vergleich zu TTL- bzw. Low-power. TTL-Schaltkreisen zeichnen sich die CMOS-Schaltkreise durch folgende Vorteile aus

- Niedrige Verlustleistung bis ca. 10 MHz (ermöglicht den Einsatz in batteriegepufferten Schaltungen),
- der Maximalwert der Ausgangsimpedanz ist nahezu unabhängig von allen erlaubten Ein gangsbelegungen,
- nahezu ideale Übertragungskennlinie,
- großer Betriebsspannungsbereich ( ${\rm U}_{
  m DD}$  = 3 bis 15 V), geringe Stabilisierung der Betriebsspannung erforderlich,
- hohe statische Störsicherheit,
- niedrige, einheitliche Eingangskapazität,
- Arbeitstemperaturbereich von -40 bis 85 °C,
- Lieferung in Dual-in-line-Plastgehäusen.

Diese Eigenschaften erschließen CMOS-Schaltkreisen eine Reihe neuer Anwendungsmöglichkeiten in Ergänzung zu den TTL-Schaltkreisfamilien.

#### Grenzwerte

	Kurz- zeichen	min.	max.	Einheit
Betriebsspannung	$U_{ m DD}$	U <sub>SS</sub> - 0,5	U <sub>SS</sub> + 18	V
Eingangsspannung	UI	U <sub>SS</sub> - 0,5 U <sub>SS</sub> - 0,5	U <sub>DD</sub> + 0.2.5	V
Ausgangsspannung	UO	$U_{SS}^{SS}$ - 0,5	$U_{\mathrm{DD}} + 0.5$	ν
Verlustleistung je	$P_{V}$	~~	100	mW,
Ausgangstransistor				
Gesamtverlustleistung	P <sub>tot</sub>		$300^{1)}$	mW
	100		$300^{1)} \\ 150^{2)}$	mW
Gesamtverlustleistung3)	Ptot		$600^{1}$	mW
_	tot		300 <sup>2)</sup>	mW
Lastkapazität je Ausgang	$C_{\tau}$		5	nF
Eingangsstrom	$egin{array}{c} \mathrm{C}_{\mathrm{L}} \  \mathrm{I_I}  \end{array}$		10	mA
Betriebstemperaturbereich	Ta	-40	+85	°C
Lagerungstemperaturbereich	Tstg	-55	+125	°C

<sup>1)</sup>  $T_a = -40...+70$  °C; 2)  $T_a = +85$  °C; 3) nur V 4034 D

Ausgewählte Kennwerte (außer V 4007)

Kennwert	Kurz- Meßbedingungen		gungen	min.	max.	Einheit	
Kellimor	zeichen	U <sub>DD</sub>	Ι <sub>Ο</sub>   (μΑ)	U <sub>O</sub> (V)		, max.	Limier
Ausgangsspannung High	U <sub>ОН</sub>	5	< 1	VALUE 1	4,95		V
		10	< 1		9,95		v
Š		15	< 1		14,95		V
Ausgangsspannung Low	UOL	5	< 1			0,05	v
		10	< 1		!	0,05	V
		15	< 1			0,05	V
Ausgangsstrom High	-I <sub>OH</sub>	5		4,6	0,4		mA
		10		9,5	0,9		mA
		15		13,5	2,4		mA
Ausgangsstrom Low	IOL	5		0,4	0,4		mA
		10		0,5	0,9		mA
		15		1,5	2,4		mA
Eingangsspannung High	U <sub>IH</sub>	5	< 1	0,5/4,5	3,5		v
		10	< 1	1,0/9,0	7,0		v
		15	< 1	1,5/13,5	11,0		v
Eingangsspannung Low	U <sub>IL</sub>	5	< 1	0,5/4,5		1,5	V
		10	< 1	1,0/9,0	s	3,0	v
		15	< 1	1,5/13,5		4,0	V
Eingangsreststrom High		15		$T_a = -25$ °C		0,1	μΑ
		15		$T_a = 85 ^{\circ}\text{C}$		1,0	μΑ
Reststrom der	I <sub>ZH</sub>	15		15, T <sub>a</sub> = -25 ℃		1,2	μΑ
Tristate-Ausgänge		15		15, T <sub>a</sub> = 85 ℃		12	μΑ
Reststrom der	$^{-I}_{ m ZL}$	15		0, T <sub>a</sub> = 25 ℃		1,2	μA
Tristate-Ausgänge		15		0, T <sub>a</sub> = 85 ℃		12	μA
Eingangskapazität	CI			$T_a = -25 ^{\circ}\text{C}$		7,5	рF
Stromaufnahme	$I_{\mathrm{DD}}$	5		-		7,5	μΑ
Gatter		10				15	μΑ
	3	15	¥			30	μΑ
Stromaufnahme	$I_{DD}$	5				30	μΑ
Flip – Flop,Latch		10			•	60	μΑ
Gatter		15				120	μA
Stromaufnahme	$I_{\mathrm{DD}}$	5				150	μΑ
Zähler, Register		10		ļ		300	μA
		15				600	μΑ

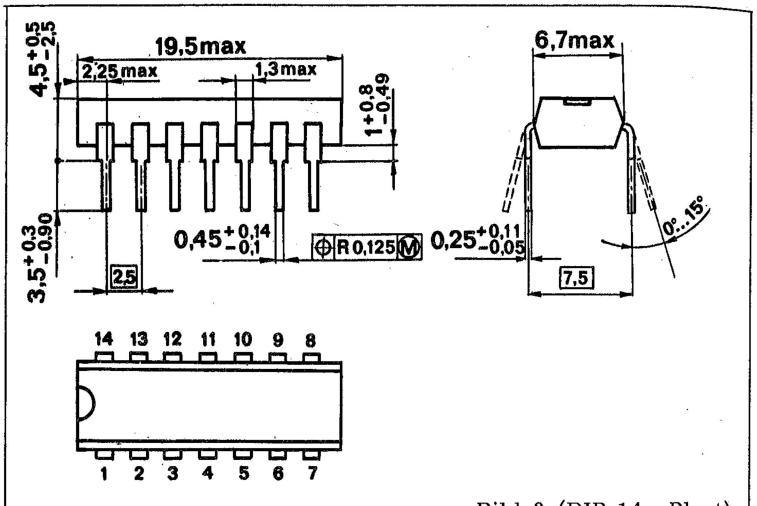


Bild 3 (DIP-14, Plast)

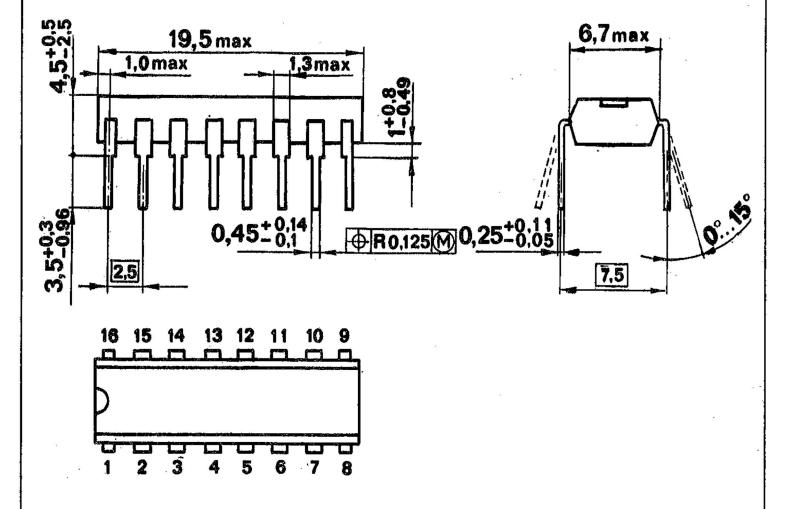


Bild 4 (DIP-16, Plast)